

Trường Đại học Bách Khoa -
ĐHQG Tp.HCM
Khoa: Khoa Điện - Điện tử
Khoa/Bộ môn quản lý MH: Điện
Tử

Tp.HCM, ngày tháng
năm

Đề cương môn học Sau đại học

THIẾT KẾ VI MẠCH TƯƠNG TỰ NÂNG CAO (ADVANCED ANALOG IC DESIGN)

Mã số MH: EE5149

Số tín chỉ:		Tc (LT.BT&TH.Tự Học): 3						ECTS: 6				
Số tiết	-Tổng:	75	LT:	30	BT:	0	TH:	0	ĐA:		BTL/TL:	45
Đánh giá:	Bài tập:				20%							
	Thực hành:				20%							
	Bài tập lớn:				50%							
	Thi:				10%							
- Môn tiên quyết:												
- Môn học trước:												
- Môn song hành:												
- CTĐT ngành (Mã ngành):		Kỹ Thuật Điện Tử (8520203), Kỹ Thuật Viễn Thông (8520208)										
- Ghi chú khác:												

1. Mục tiêu môn học:

Hiểu biết các quy trình trong thiết kế IC tín hiệu tương tự và hỗn hợp, các bước sản xuất IC dùng công nghệ CMOS

Hiểu và có khả năng phân tích các vấn đề quan trọng trong thiết kế IC tín hiệu tương tự và hỗn hợp

Có khả năng sử dụng các công cụ chuyên nghiệp trong thiết kế IC tín hiệu tương tự và hỗn hợp

Có khả năng vẽ layout cho các mạch đơn giản, từ đó làm nền tảng cho vẽ layout các mạch phức tạp hơn, phục vụ cho quá trình sản xuất.

Thiết kế các vi mạch tương tự hiện đại, cập nhật với tình hình công nghệ mới

Aims:

Understand the analog and mixed signal IC design process, IC fabrication steps

Understand and have ability to analyse important things in analog and mixed signal IC design

Be able to use CAD tool to design analog and mixed signal IC

Be able to draw layout for simple circuits. This is foundation for student that could draw layout for more complicated circuits and could do in fabrication

2. Nội dung tóm tắt môn học:

Môn học này được tổ chức trong 12 chương để giúp sinh viên thiết kế IC tín hiệu tương tự và hỗn hợp với các công cụ hiện đại. Chương 1 cung cấp kiến thức về các bước trong quá trình thiết kế: thiết kế điện, thiết kế vật lý-layout, đóng gói, kiểm tra, cũng như triết lý trong lĩnh vực thiết kế IC tín hiệu tương tự, hỗn hợp. Chương 2 trình bày về công nghệ CMOS, các bước sản xuất trong IC mà giúp sinh viên hiểu hơn về layout, thiết kế vật lý đã trình bày trong chương 1. Hai chương kế tiếp bàn về cách thiết kế, phân tích bộ khuếch đại đơn tầng, vi sai. Chương 5 bàn về gương dòng thụ động và tích cực. Chương 6 trình bày về đáp ứng của các bộ khuếch đại đơn tầng, vi sai trong miền tần số, đi từ điểm qua các khái niệm cơ bản cho đến phân tích đáp ứng của mạch trong tần số cao. Chương 7 nói về nhiễu trong bộ khuếch đại đơn tầng, vi sai. Mạch hồi tiếp, sự quan trọng của hồi tiếp được bàn đến trong chương 8. Chương 9 trình bày về mạch khuếch đại thuật toán, một phần tích hợp trong nhiều hệ thống tín hiệu tương tự và hỗn hợp. Chương này còn trình bày cách thiết kế và phân tích Op-amp công nghệ CMOS. Chương 10 cung cấp các kiến thức cơ bản về mạch dùng tụ chuyển mạch (switched-capacitor) cho các ứng dụng ADC, DAC, bộ lọc, so sánh. Độ phi tuyến, mất phối hợp trong thiết kế IC tín hiệu tương tự và hỗn hợp được bàn đến trong chương 11. Chương cuối cùng, chương 12 trình bày hướng sử dụng công cụ CAD để thiết kế một số ứng dụng hữu ích và phổ biến như Op-amp, S/H, phân cực, ADC....

Course outline:

This course is organized in 12 chapters helping students to design analog and mixed signal IC by using modern tools. Chapter 1 gives the knowledge in analog and mixed signal IC design process, and philosophy in this field. Chapter 2 presents CMOS technology, IC fabrication steps that could help students understand layout-physical design in chapter 1. Next two chapter show how to design, analyze the single-stage, differential amplifiers. Chapter 5 discusses about passive and active current mirrors. Chapter 6 studies the response of single-stage, differential amplifiers on the frequency domain, from the review of basic concepts to analyzing the high-frequency behavior of circuits. Chapter 7 gives the description of noise in single-stage amplifiers, differential amplifiers. The feedback circuits, important benefits from feedback are discussed in chapter 8. Chapter 9 presents operational amplifiers, which is an integral part of many analog and mixed-signal systems. This chapter deal with the analysis and design of CMOS Op-Amp. Chapter 10 gives the foundation of the switched-capacitor circuits for applications of ADC, DAC, filter, comparator. Nonlinearity and mismatch in analog and mixed signal IC design are given in chapter 11. Last chapter, chapter 12 intends to use CAD tool to design some useful application such as Op-amp, sample and hold, voltage-reference, ADC.

3. Tài liệu học tập:

Giáo trình (Textbooks)

[1] Behzad Razavi, “**Design of Analog CMOS Integrated Circuits**”, McGraw Hill, 2001

[2] Allen, Holberg, “**CMOS Analog Circuit Design**”, Oxford University Press, 2002

Tài liệu tham khảo (References)

[3] David A. Johns, Ken Martin, “**Analog Integrated Circuit Design**”, John Wiley & Sons (Asia), 2002

[4] User Manual of Cadence/Synopsys or equivalent tools

4. Các hiểu biết, các kỹ năng cần đạt được sau khi học môn học:

STT	Chuẩn đầu ra môn học (CĐRMH)	Công cụ đánh giá CĐRMH	Đóng góp CĐR Chương trình (CĐRCT)		
			Ứng dụng	Nghiên cứu	
CĐRMH.1	Hiểu biết các quy trình trong thiết kế IC tín hiệu tương tự	Bài tập	a		1.3
CĐRMH.2	Phân tích và thiết kế các mạch quan trọng trong vi mạch tương tự	Bài tập	b		2.1
	CĐRMH.2.1 - Phân tích và thiết kế các mạch khuếch đại đơn tần	Bài tập	b		2.1
	CĐRMH.2.2 - Phân tích và thiết kế các mạch khuếch đại vi sai	Bài tập	b		2.1
	CĐRMH.2.3 - Phân tích và thiết kế gương dòng điện thụ động và tích cực	Thực hành	b		2.1
	CĐRMH.2.4 - Phân tích và thiết kế khuếch đại thuật toán	Thực hành	b		2.1
CĐRMH.3	Hiểu biết và có khả năng phân tích các yếu tố quan trọng trong vi mạch tương tự	Thực hành	b		2.1.1
	CĐRMH.3.1 - Hiểu biết và có khả năng phân tích các mạch hồi tiếp, sự quan trọng của hồi tiếp	Thực hành	b		2.1.1
	CĐRMH.3.2 - Hiểu biết và có khả năng phân tích mạch dùng tụ điện chuyển mạch để ứng dụng trong các mạch ứng dụng ADC, DAC, mạch lọc, mạch so sánh	Thực hành	b		2.1.1
	CĐRMH.3.3 - Hiểu biết và có khả năng phân tích phi tuyến và mất phối hợp trong thiết kế IC tín hiệu analog	Thực hành	b		2.1.1
CĐRMH.4	Có khả năng sử dụng các công cụ chuyên nghiệp và khả năng tự thiết kế 1 số công cụ hỗ trợ thêm trong thiết kế các vi mạch tương tự hiện đại, cập nhật với tình hình công nghệ mới	Bài tập lớn	g		2.3
CĐRMH.5	Có khả năng vẽ layout cho các mạch tương tự	Bài tập lớn	f		1.3

Learning outcomes:

No.	Course learning outcomes (CLO)	CLO assessment	Matching with PLO		
			Coursework	Research	
L.O.1	Understand the Analog IC design process	Exercise	a		1.3

No.	Course learning outcomes (CLO)	CLO assessment	Matching with PLO		
			Coursework	Research	
L.O.2	Analyse and design important circuits in analog IC	Exercise	b		2.1
	L.O.2.1 - Analyse and design single-stage amplifiers	Exercise	b		2.1
	L.O.2.2 - Analyse and design differential amplifiers	Exercise	b		2.1
	L.O.2.3 - Analyse and design passive and active current mirrors	Practice	b		2.1
	L.O.2.4 - Analyse and design operational amplifiers	Practice	b		2.1
L.O.3	Understand and ability to analyse critical issues in analog IC	Practice	b		2.1.1
	L.O.3.1 - Understand and ability to analyse the feedback circuits, important benefits from feedback.	Practice	b		2.1.1
	L.O.3.2 - Understand and ability to analyse the switched-capacitor circuits for applications of ADC, DAC, filter, comparator.	Practice	b		2.1.1
	L.O.3.3 - Understand and ability to analyse nonlinearity and mismatch in analog IC design	Practice	b		2.1.1
L.O.4	Ability to use CAD tool and to design own-tool in designing some analog IC circuit updated with state-of-the-art	Assignment	g		2.3
L.O.5	Ability to draw layout for analog IC circuits	Assignment	f		1.3

Bảng ánh xạ chuẩn đầu ra môn học và chuẩn đầu ra chương trình ứng dụng:

	Chuẩn đầu ra của chương trình (CĐRCT)										
Chuẩn đầu ra môn học (CĐRMH)	a	b	c	d	e	f	g	h	i	j	k
CĐRMH.1	✓										
CĐRMH.2		✓									
CĐRMH.3		✓									
CĐRMH.4							✓				
CĐRMH.5						✓					

Bảng ánh xạ chuẩn đầu ra môn học và chuẩn đầu ra chương trình nghiên cứu:

	Chuẩn đầu ra của chương trình (CĐRCT)										
Chuẩn đầu ra môn học (CĐRMH)	a	b	c	d	e	f	g	h	i	j	k
CĐRMH.1											
CĐRMH.2											
CĐRMH.3											
CĐRMH.4											
CĐRMH.5											

5. Hướng dẫn cách học - chi tiết cách đánh giá môn học:

Tài liệu được đưa lên BKEL hàng tuần. Điểm tổng kết môn học được đánh giá xuyên suốt quá trình học

Bài tập: 20%

Thực hành: 20%

Bài tập lớn: 50%

Thi: 10%

Điều kiện dự thi:

HV được yêu cầu phải nộp đủ và đúng hạn bài tập lớn và bài tập về nhà trên BKEL.

Bài tập 20%

Thực hành: 20%

Bài tập lớn: 50%

Thi: 10%

Điều kiện dự thi:

HV được yêu cầu phải nộp đủ và đúng hạn bài tập lớn và bài tập về nhà

Learning strategies & Assessment Scheme:

Course materials are uploaded to BKEL every week. The grade is evaluated for all learning duration:

Assignments: 20%

Experiment: 20%

Class project: 50%

Final exam: 10%

Condition for exam attendance:

Students submit all assignments and class project report on BKEL

Assignments: 20%

Experiment: 20%

Class project: 50%

Final exam: 10%

Condition for exam attendance:

Students submit all assignments and class project report

6. Nội dung chi tiết:

Tuần/ Buổi	Chủ đề (chương)	Nội dung	Chuẩn đầu ra môn học	Tài liệu
1	Chương 0: Giới thiệu môn học	0.1. Thông tin môn học 0.2. Bài giảng và thời gian biểu 0.3. Chuẩn bị cho môn học Yêu cầu sinh viên chuẩn bị sách, tài liệu tham khảo, và công cụ phần mềm		Bài giảng
1	Chương 1: Giới thiệu về thiết kế IC tín hiệu tương tự, hỗn hợp	1.1. Tổng quan về thiết kế IC tín hiệu tương tự, hỗn hợp 1.2. Các bước trong quá trình thiết kế: thiết kế điện, thiết kế vật lý-layout, đóng gói, kiểm tra 1.3. Triết lý trong lĩnh vực thiết kế IC tín hiệu tương tự, hỗn hợp Yêu cầu sinh viên tự học trong 3 giờ		[1], [2], [3]
2	Chương 2: Công nghệ CMOS và kỹ thuật, quá trình sản xuất	2.1. Công nghệ CMOS, tại sao 2.2. Kỹ thuật và quá trình sản xuất IC 2.3. Các kỹ thuật sản xuất trong Deep Submicron (DSM) và Ultra Deep Submicron (UDSM) IC 2.4. MOSFET, Đặc tính I V MOSFET, Hiệu ứng thứ cấp và Mô hình thiết bị MOS Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
3	Chương 3: Khuếch đại đơn tầng	3.1. Các khái niệm cơ bản 3.2. Mạch kiểu S chung 3.3. Mạch kiểu S-Follower 3.4. Mạch kiểu G chung 3.5. Ghép cascode trong khi oxy hóa 3.6. Chọn lựa mô hình Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
4	Chương 4: Khuếch đại vi sai	4.1. Tổng quan 4.2. Cặp vi sai - Phân tích định tính - Phân tích định lượng 4.3. Đáp ứng 4.4. Cặp vi sai với tải MOS 4.5. Tế bào Gilbert Yêu cầu sinh viên tự học trong 8 giờ		[1], [2], [3]
4	Chương 5: Gương dòng điện thụ động và tích cực	5.1. Tổng quan về gương dòng điện 5.2. Gương dòng điện cascode 5.3. Gương dòng điện tích cực 5.4. Gương dòng điện thụ động Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
5	Chương 6: Đáp ứng tần số của bộ khuếch đại	6.1. Tổng quan 6.2. Mạch kiểu S chung 6.3. Mạch kiểu S-Follower 6.4. Mạch kiểu G chung 6.5. Ghép cascode 6.6. Cặp vi sai Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
6	Chương 7: Nhiễu	7.1. Đặc tính thống kê của nhiễu 7.2. Các loại nhiễu 7.3. Biểu diễn nhiễu trong mạch 7.4. Nhiễu trong khuếch đại đơn tầng 7.5. Nhiễu trong cặp vi sai 7.6. Bảng thông nhiễu Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]

Tuần/ Buổi	Chủ đề (chương)	Nội dung	Chuẩn đầu ra môn học	Tài liệu
7	Chương 8: Hồi tiếp	8.1. Tổng quan 8.2. Các loại hồi tiếp 8.3. Ảnh hưởng của tải 8.4. Ảnh hưởng của hồi tiếp lên nhiễu Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
7	Chương 9: Khuếch đại thuật toán	9.1. Tổng quan 9.2. Khuếch đại thuật toán đơn tầng 9.3. Khuếch đại thuật toán hai tầng 9.4. Độ lợi 9.5. So sánh giữa các loại khuếch đại thuật toán 9.6. Hồi tiếp kiểu chung 9.7. Giới hạn tần số vào 9.8. Nhiễu trong khuếch đại thuật toán Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
8	Chương 10: Mạch dùng tụ điện chuyển mạch (Switched-Capacitor)	10.1. Tổng quan 10.2. Chuyển mạch trong lấy mẫu 10.3. Khuếch đại dùng tụ điện chuyển mạch 10.4. Hồi tiếp Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
9	Chương 11: Phi tuyến và mất phối hợp	11.1. Phi tuyến 11.2. Mất phối hợp Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
10	Chương 12: Thực hiện các thiết kế quan trọng, phổ biến	Thực hiện thiết kế OP-AMP, mạch lấy mẫu và giữ, mạch tạo điện áp chuẩn, mạch chuyển đổi số sang tương tự và tương tự sang số trên các công cụ chuyên dụng (Cadence, Synopsys, Spice) Yêu cầu sinh viên tự học trong 6 giờ		[1], [2], [3]
	Thí nghiệm	Sử dụng công cụ Cadence Yêu cầu sinh viên tự học trong 10 giờ		[4]
	Đồ án	Mỗi nhóm sinh viên làm đồ án tại lab		
	Báo cáo đồ án	Mỗi nhóm sinh viên trình bày đồ án và báo cáo		
	Thi cuối kỳ	Gồm tất cả các chương (Thời gian chuẩn bị cho kỳ thi: 30 giờ)		

7. Giảng viên tham gia giảng dạy:

CBGD
chính:

PGS.TS
Hoàng
Trang

CBGD
tham
gia:

TS.
Huỳnh
Phú
Minh
Cường

**XÁC NHẬN
CỦA HỘI
ĐỒNG XÂY
DỰNG
CHƯƠNG
TRÌNH ĐÀO
TẠO VÀ KHOA**

*Tp. Hồ Chí
Minh, ngày
..... tháng
..... năm*

.....
**GIẢNG
VIÊN
LẬP ĐỀ
CƯƠNG**

**PGS.TS
Hoàng
Trang**